

2024年 VLSI Symp. 国内報告会 及び DL講演会

日時：7/24(水) 10:30~17:15

会場：ベルサール飯田橋駅前 Room 1 + オンライン

開始	終了	タイトル	発表者 (敬称略)	所属	司会
10:30	10:35	Opening	島崎 靖久	ルネサスエレクトロニクス	深澤
10:35	10:50	VLSI Symp. 2024 概要	大谷 寿賀子	ルネサスエレクトロニクス	深澤
10:50	11:15	A 28GHz 5G NR Wirelessly Powered Relay Transceiver Using Rectifier-Type 4th-Order Sub-Harmonic Mixer	加藤 星風	東京工業大学	深澤
11:15	11:40	A 65nm Delta-Sigma ADC based VDD-Variation-Tolerant Power-Side-Channel-Attack Monitor with Detection Capability down to 0.25ohm	金野 翔太	旭化成エレクトロニクス	深澤
11:40	12:05	730-790mA/mm ² 48V-to-1V Integrated Hybrid DC-DC Converters based on a Star-Delta Switching Network with 5x/8x Duty Expansion	Chen Kong Teh	東芝デバイス&ストレージ	深澤
12:05	13:00	Break			
13:00	13:25	Terahertz Sensing with CMOS-RFIC - Feasibility Verification for Short-Range Imaging using 300GHz MIMO Radar -	杉田 一郎	三菱電機	兼本
13:25	13:50	A 640-Gb/s 4 X 4-MIMO D-Band CMOS Transceiver Chipset	Liu Chenxin	東京工業大学	兼本
13:50	14:15	A 28GHz 4-Stream Time-Division MIMO Phased-Array Receiver Utilizing Nyquist-Rate Fast Beam Switching for 5G and Beyond	Zhang Yi	東京工業大学	兼本
14:15	14:25	Break			
14:25	14:50	3D-Stacked 1Megapixel Time-Gated SPAD Image Sensor with 2D Interactive Gating Network for Image Alignment-Free Sensor Fusion	森本 和浩	キヤノン	遠藤
14:50	15:15	A 3nm Fin-FET 19.87-Mbit/mm ² 2RW Pseudo Dual-port 6T SRAM with High-R Wire Tracking and Sequential Access Aware Dynamic Power Reduction	田中 智孝	TSMCデザイン テクノロジー・ジャパン	遠藤
15:15	15:40	A 0.9-2.6pW 0.1-0.25V 22nm 2-bit Supply-to-Digital Converter Using Always-Activated Supply-Controlled Oscillator and Supply-Dependent-Activation Buffers for Bio-Fuel-Cell-Powered-and-Sensed Time-Stamped Bio-Recording	北池 弘明	京都大学	遠藤
15:40	15:50	ISSCC 2025 投稿のご案内	宮地 幸祐	信州大学	遠藤
15:50	15:55	Closing	遠藤 哲郎	東北大学	深澤
15:55	16:05	Break			
16:05	16:10	Opening	島崎 靖久	ルネサスエレクトロニクス	深澤
16:10	17:10	IEEE SSCS DL講演 "Weightings in Incremental ADCs – How the weights can break and make the Incremental ADCs"	Sai-Weng Sin	University of Macau	深澤
17:10	17:15	Closing	島崎 靖久	ルネサスエレクトロニクス	深澤